



1/4" QSXGA CMOS Image Sensor
GC5004

模组设计指南 V1.0

2014-06-03

GalaxyCore Inc.

目 录

1. 外围电路	3
1.1 DVP 接口.....	3
1.2 MIPI 接口.....	4
1.2.1 高通接口.....	4
1.2.2 其他接口.....	4
2. 设计说明	5
2.1 外围电路设计说明.....	5
3. GC5004 CSP 封装说明	6
3.1 GC5004 CSP 封装（单位：μm）.....	6
3.2 CSP 封装点阵表.....	6
3.3 CSP 封装管脚说明.....	7
3.4 PCB 焊盘设计说明.....	8
3.5 CSP 封装尺寸图（单位：μm）.....	9
3.6 CSP 封装说明.....	9

1. 外围电路

1.1 DVP 接口

注：如果平台接口能接 10bit 数据的，请将 10bit 数据全部接出。
如果平台接口是接 8bit 数据的，请引出 D<9>~D<2>。

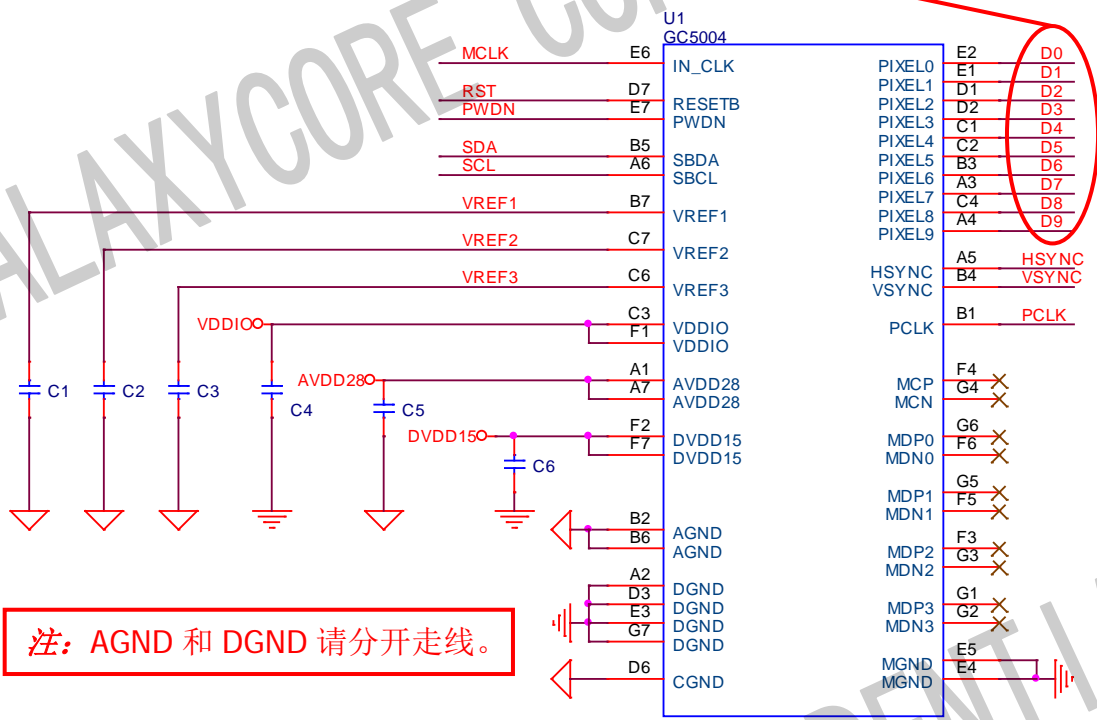


图 1-1 DVP 接口外围电路图

1.2 MIPI 接口

1.2.1 高通平台

1.2.1.1 2_lane

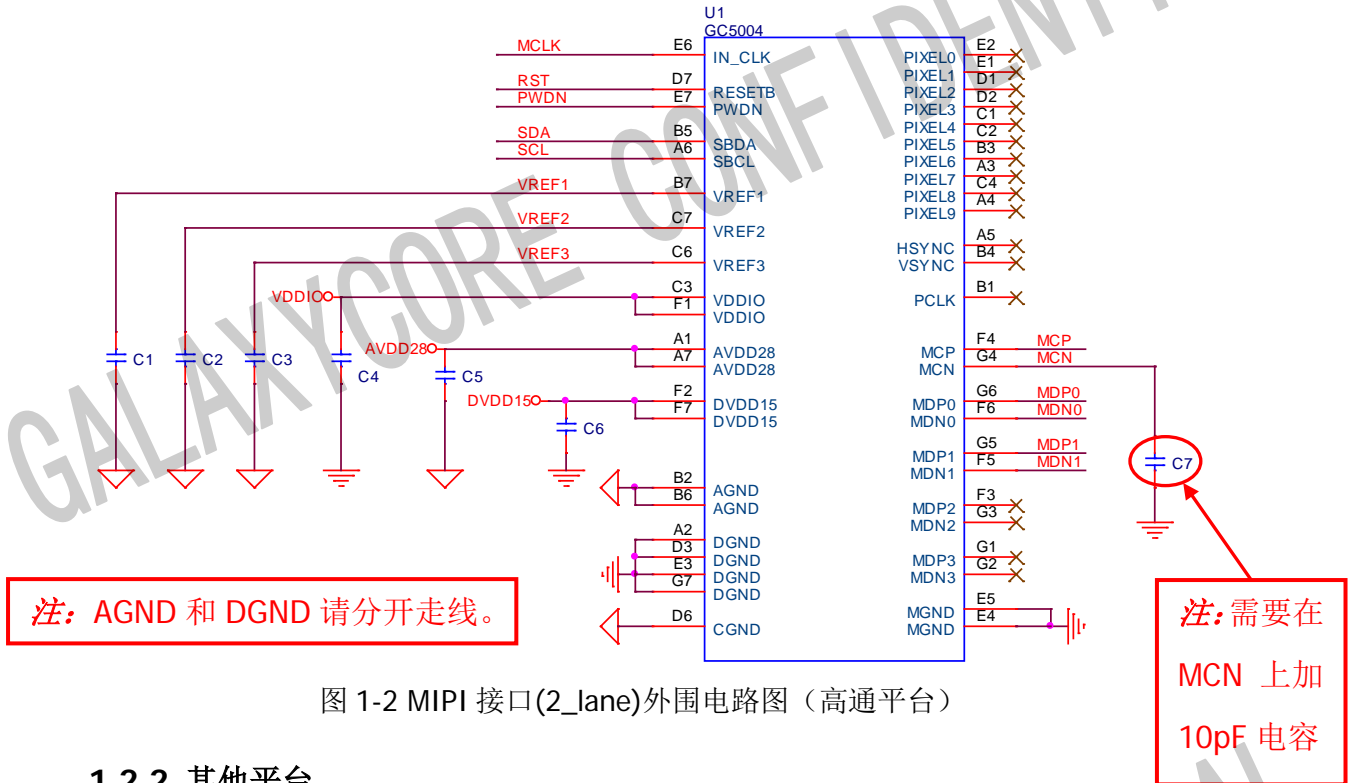


图 1-2 MIPI 接口(2_lane)外围电路图 (高通平台)

1.2.2 其他平台

1.2.2.1 2_lane

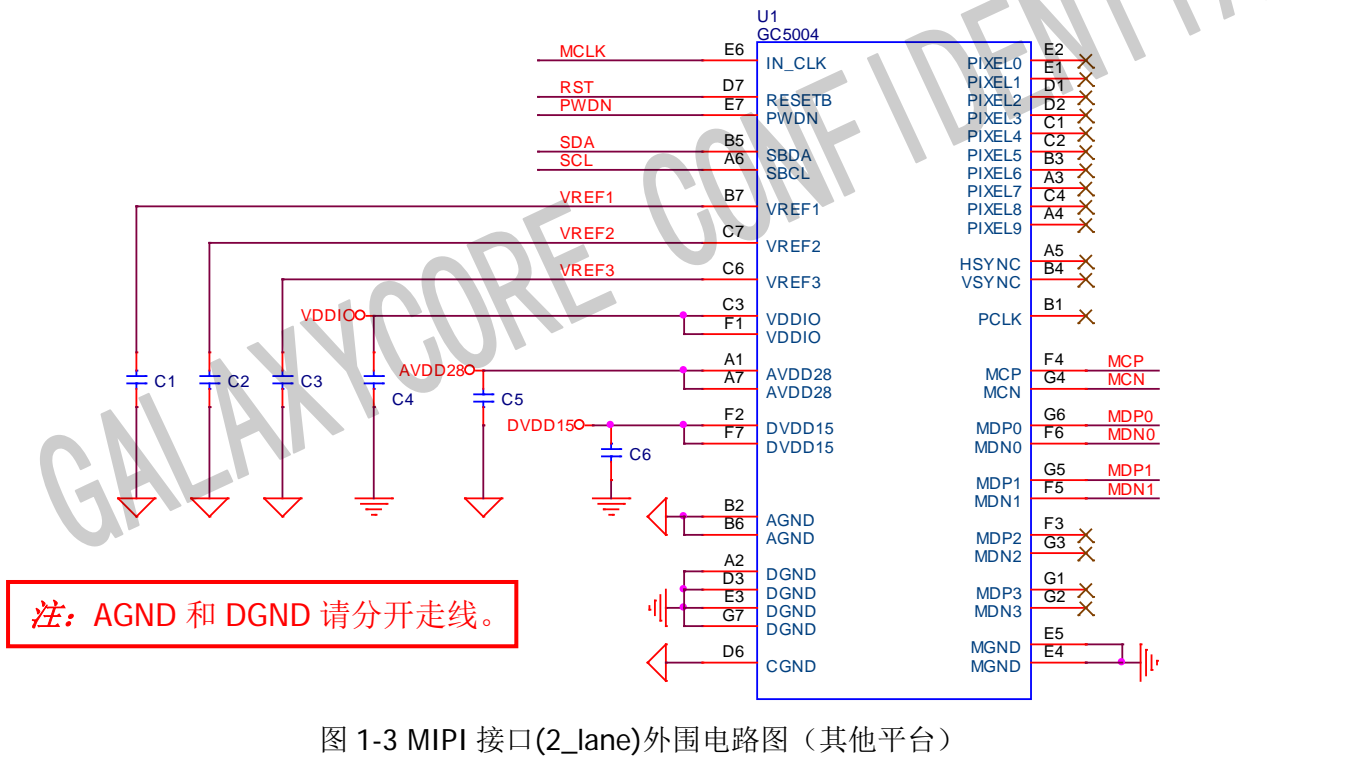


图 1-3 MIPI 接口(2_lane)外围电路图 (其他平台)

2. 设计说明

2.1 外围电路设计说明

- ◆ GC5004芯片有三路电源供电：AVDD28、DVDD15、IOVDD。
AVDD28为2.8V供电电源，2.7~3.0V；
DVDD15为数字电路供电电源，1.5V±5%；
IOVDD为I/O电源，1.7~3.0V；
- ◆ 靠近电源处，加如图示C1、C2、C3、C4、C5、C6滤波电容，容值为0.1μF；
- ◆ 如果平台接口能接10bit数据的，请将10bit数据全部接出；如果平台接口是接8bit数据的，请引出D<9>~D<2>。
- ◆ 电容摆放应尽量靠近电源Pin脚；
- ◆ 所有电容均不可省去，否则会影响图像质量；
- ◆ AGND和DGND请分开走线，否则会影响图像质量；
- ◆ 所有的AGND线需要在内部接到一起，再连到connect的AGND；
- ◆ 所有的DGND线需要在内部接到一起，再做铺铜，再连到connect的DGND；
- ◆ 电源线、GND走线宽度至少加粗至0.2mm以上；
- ◆ 芯片有RESET pin，需要引出控制；
- ◆ SBCL/SBDA pin 外部需要4.7k~10kΩ的上拉电阻；
- ◆ FPC/PCB布线时尽量让SBDA/SBCL线远离高速的信号线（如PCLK/D0~D2）；
- ◆ MCP、MCN需要尽量平行走线，等长；尽量少打或不打过孔；且要远离高频信号线（如MCLK），最好是能用地线保护起来，且差分线对走线的背面也尽量是地线走线，并铺地铜作为参考层。差分线对的匹配阻抗要求为100Ω±10%。
- ◆ MDP、MDN需要尽量平行走线，等长；尽量少打或不打过孔；且要远离高频信号线（如MCLK），最好是能用地线保护起来，且走线的背面也尽量是地线走线，并铺地铜作为参考层。差分线对的匹配阻抗要求为100Ω±10%。
- ◆ MCP、MCN的走线和不同组的MDP、MDN的走线相互之间也需要是等长的。
- ◆ 不同组的MDP、MDN之间的距离至少达到线宽的两倍。

3. GC5004 CSP 封装说明

3.1 GC5004 CSP 封装 (单位: μm)

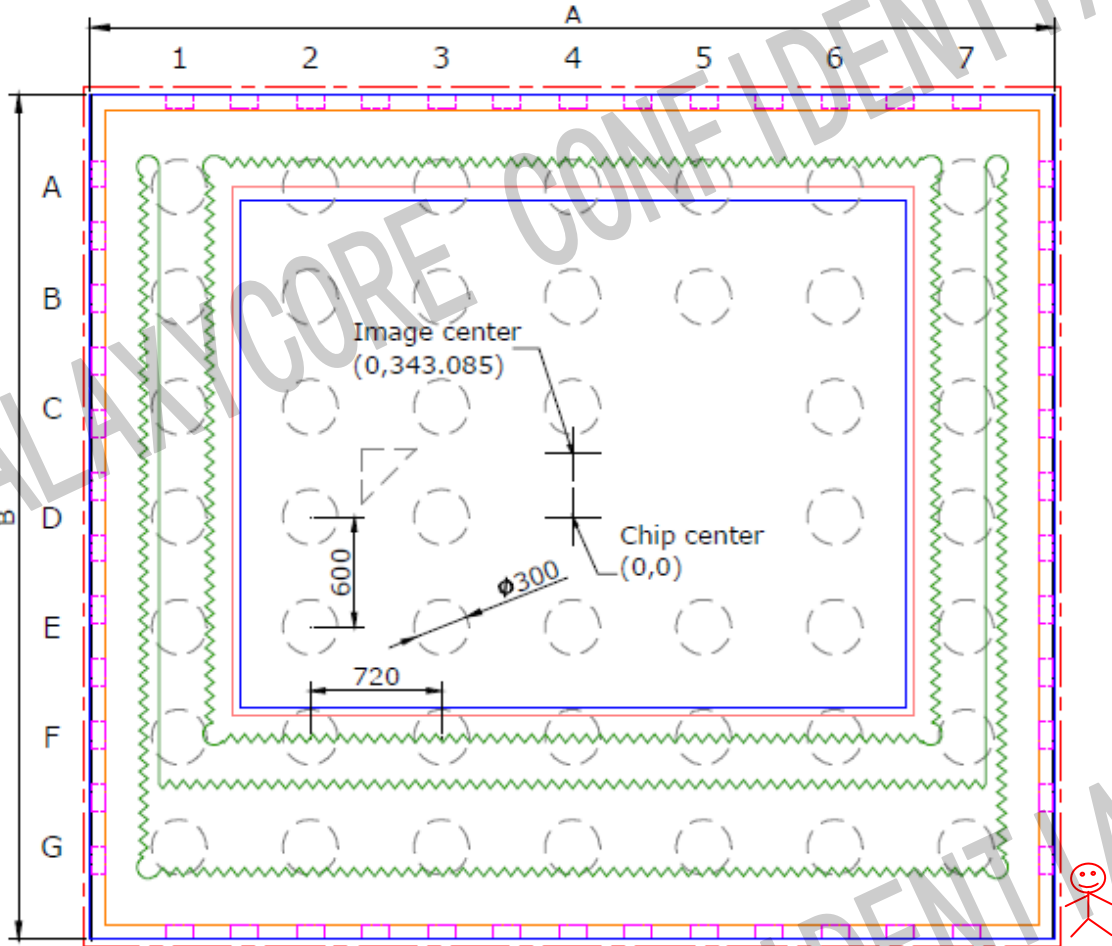


图 3-1 CSP 焊盘 Top View(Bumps Down)

3.2 CSP 封装点阵表

	1	2	3	4	5	6	7
A	AVDD28	DGND	D<7>	D<9>	HSYNC	SBCL	AVDD28
B	PCLK	AGND	D<6>	VSYNC	SBDA	AGND	TXLOW
C	D<4>	D<5>	IOVDD	D<8>	/	VPIX	VREF
D	D<2>	D<3>	DGND	/	/	AGND	RESET
E	D<1>	D<0>	DGND	DGND	DGND	INCLK	PWDN
F	IOVDD	DVDD15	MDP<2>	MCP	MDN<1>	MDN<0>	DVDD15
G	MDP<3>	MDN<3>	MDN<2>	MCN	MDP<1>	MDP<0>	DGND

3.3 CSP 封装管脚说明

Pin	Name	Pin Type	Function
A1	AVDD28	Power	模拟电路电源：2.7~3.0V，通过 0.1 μ F 或 1 μ F 的电容器接地
A2	DGND	Ground	数字地
A3	D<7>	Output	Raw RGB 图像数据输出端口 bit[7]
A4	D<9>	Output	Raw RGB 图像数据输出端口 bit[9]
A5	HSYNC	Output	HSYNC 输出信号
A6	SBCL	Input	串行通讯口时钟线
A7	AVDD28	Power	模拟电路电源：2.7~3.0V，通过 0.1 μ F 或 1 μ F 的电容器接地
B1	PCLK	Output	PIXEL 时钟输出
B2	AGND	Ground	模拟地
B3	D<6>	Output	Raw RGB 图像数据输出端口 bit[6]
B4	VSYNC	Output	VSYNC 输出信号
B5	SBDA	I/O	串行通讯口数据线
B6	AGND	Ground	模拟地
B7	TXLOW	Power	内部模拟参考电源，通过 0.1 μ F 或 1 μ F 的电容器接地
C1	D<4>	Output	Raw RGB 图像数据输出端口 bit[4]
C2	D<5>	Output	Raw RGB 图像数据输出端口 bit[5]
C3	IOVDD	Power	I/O 供电电源：1.7~3.0V，通过 0.1 μ F 或 1 μ F 的电容器接地
C4	D<8>	Output	Raw RGB 图像数据输出端口 bit[8]
C6	Vpix	Power	内部模拟参考电源，通过 0.1 μ F 或 1 μ F 的电容器接地
C7	Vref	Power	内部模拟参考电源，通过 0.1 μ F 或 1 μ F 的电容器接地
D1	D<2>	Output	Raw RGB 图像数据输出端口 bit[2]
D2	D<3>	Output	Raw RGB 图像数据输出端口 bit[3]
D3	DGND	Ground	数字地
D6	AGND	Ground	模拟地
D7	RESET	Input	芯片复位控制，将所有寄存器复位为初始值 0：芯片复位 1：正常工作
E1	D<1>	Output	Raw RGB 图像数据输出端口 bit[1]
E2	D<0>	Output	Raw RGB 图像数据输出端口 bit[0]
E3	DGND	Ground	数字地
E4	DGND	Ground	数字地
E5	DGND	Ground	数字地
E6	INCLK	Input	系统时钟输入

E7	PWDN	Input	芯片休眠模式控制: 0: 正常工作 1: 休眠模式
F1	IOVDD	Power	I/O 供电电源: 1.7~3.0V, 通过 0.1 μ F 或 1 μ F 的电容接地
F2	DVDD15	Power	数字电路供电电源: 1.5V, 通过 0.1 μ F 或 1 μ F 的电容接地
F3	MDP<2>	Output	MIPI data<2> (+)
F4	MCP	Output	MIPI clock (+)
F5	MDN<1>	Output	MIPI data<1> (-)
F6	MDN<0>	Output	MIPI data<0> (-)
F7	DVDD15	Power	数字电路供电电源: 1.5V, 通过 0.1 μ F 或 1 μ F 的电容接地
G1	MDP<3>	Output	MIPI data<3> (+)
G2	MDN<3>	Output	MIPI data<3> (-)
G3	MDN<2>	Output	MIPI data<2> (-)
G4	MCN	Output	MIPI clock (-)
G5	MDP<1>	Output	MIPI data<1> (+)
G6	MDP<0>	Output	MIPI data<0> (+)
G7	DGND	Ground	数字地

3.4 PCB 焊盘设计说明

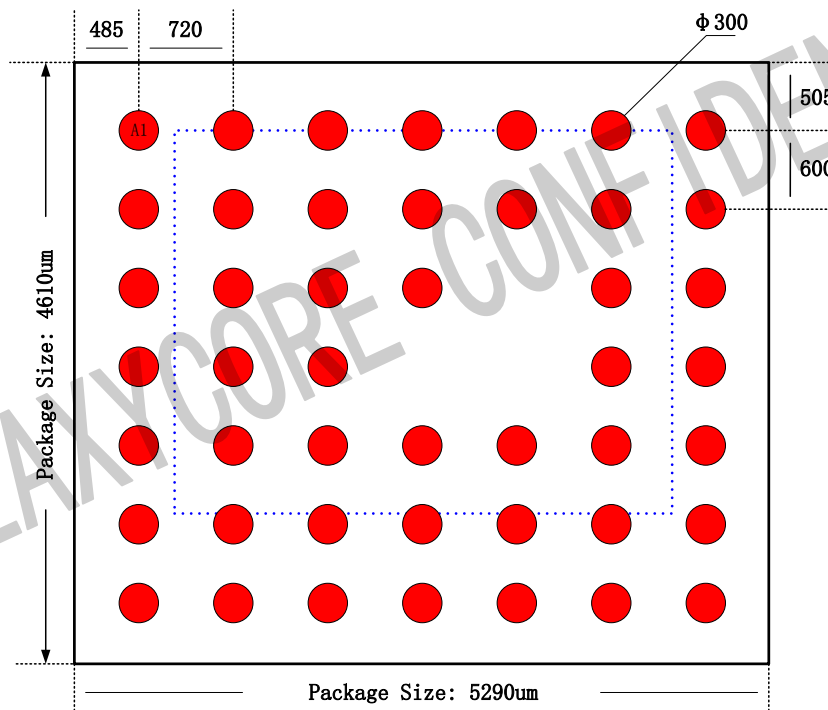


图 3-2 PCB 焊盘设计说明示意图(Top View)

注: Sensor 封装锡球大小为 300 μ m。

3.5 CSP 封装尺寸图 (单位: μm)

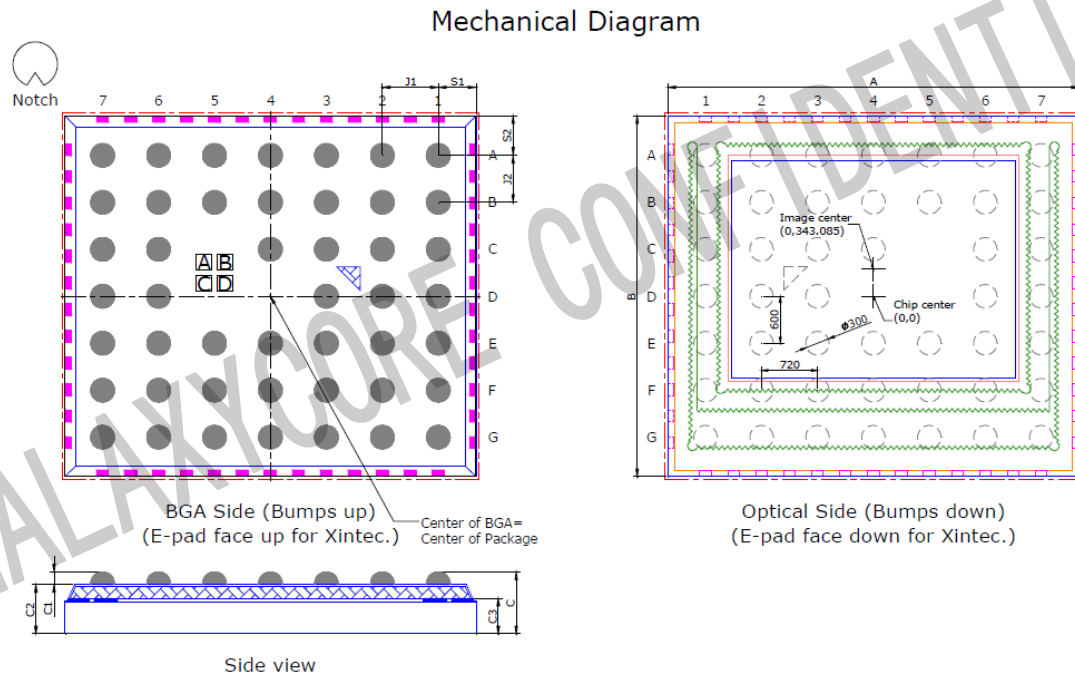


图 3-3 CSP 封装尺寸图

3.6 CSP 封装说明

Parameter	Symbol	Nominal	Min.	Max.
		μm		
Package Body Dimension X	A	5290	5265	5315
Package Body Dimension Y	B	4610	4585	4635
Package Height	C	790	730	850
Ball Height	C1	160	130	190
Package Body Thickness	C2	630	585	675
Thickness of Glass surface to wafer	C3	445	425	465
Ball Diameter	D	300	270	330
Total Pin Count	N	46		
Pins Count X axis	N1	7		
Pins Count Y axis	N2	7		
Pins Pitch X axis	J1	720		
Pins Pitch Y axis	J2	600		
Edge to Pin Center Distance along X	S1	485	455	515
Edge to Pin Center Distance along Y	S2	505	475	535