

概 述

一、简介

ASM9128T 主控芯片采用 ASM926EJSA 内核，主频可以达到 240MHZ。同时集成了 16Kbytes 指令 Cache 和 16Kbytes 数据 Cache、32/16 位 SDRAM/NOR Flash 控制器、Nand Flash 控制器、以及丰富的功能外设，使得 ASM9128T 非常适合用于工业控制场合。

ASM9128T 运用了目前行业领先的 3D 封装技术，可以采用 MCP 封装形式将一颗 256Mb 容量的 SDRAM die 与 ASM9128T die 封装在一颗芯片里，使得芯片的外围管脚大为减少，减少整体方案的 BOM 成本以及 PCB 板设计复杂度，同时大幅度提升 EMI 和 EMC 特性。

ASM9128T 内部集成了 SDRAM/NOR Flash 控制器、Nand Flash 控制器；外设部分相当丰富：UART*8、一个 10/100M 以太网控制器，1 个 High-Speed OTG USB 控制器（内置 PHY）、LCD 控制器、高速 I2C、高速 SPI、SD 卡控制器、5.1 声道 I2S 接口、32 位定时器/计数器、4 通道 5MHZ 采样率的 12bit ADC 等。

ASM9128T 内部采用了多层 AHB 总线架构，每个 AHB 总线的从模块都有一个独立的 32 位 AHB 总线，使得芯片内部总线的带宽达到最大化。

ASM9128T 采用了灵活的管脚映射技术，使得每个数字管脚都兼具多个功能管脚的作用，在客户开发方案确定下来以后可以根据客户实际所用到的模块来为客户最小化定制芯片的封装管脚数。

二、特 性

- 240MHz RISC-32 内核
- 16KBytes 数据 cache, 16KBytes 指令 cache, MMU

存储器

- Nand Flash 控制器，具有 24bits/512 bytes 的 ECC 纠错能力
- 支持 Quad-SPI 接口，带宽可达传统 SPI 的 4 倍
- 两个 4Kbytes 的片内 SRAM，可以 0 延时访问
- 片内集成 32KBytes 的 ROM，内置了芯片启动程序，支持多种启动方式

外 设

- LCD 控制器, 支持 RGB565 ，最高支持 1024*1024 分辨率
- 1 个高速 USB OTG 控制器，同时片内集成高速 USB PHY
- 一个 10/100M 以太网控制器，支持 MII 或 RMII 接口
- 一个高速 GPIO DMA，可以以 50MHZ 的频率在 IO 管脚上并行输出 32/16/8 位数据
- 一个高速 SD/MMC 卡控制器, 也可以用作 SPI 控制器
- 两个 SPI 控制器，支持主/从模式，支持全双工操作
- 四个 32 位定时器/计数器
- 两个 I2C 接口、支持高速模式 3.4Mb/s
- 六个 USART 接口，在 UART 接口的基础上增加了对 ISO7816 协议的支持
- 2 个 UART 接口，带流控功能
- 两个 CAN 总线接口
- 一个 4 通道 12 位采样精度的 ADC，采样速率最高可到 5MHZ
- 两个 5.1 声道的 I2S 接口
- 一个 QEI 接口

管脚

- 支持 MCP 封装，可内置一颗 64Mbit 或 128Mbit 或 256Mbit 的 SDRAM die（需联系代理商）采用 LQFP128 封装形式，最多有 72 个通用数字管脚可用
- 每个数字管脚可以被编程为输入或输出，也可被置为上拉，下拉或悬空
- 由于采用了灵活的管脚复用，用户可以根据所需使用的模块自定义封装形式（需联系代理商）

应用领域

- 电力集中器、负控终端；
- 行车记录仪；
- 电梯外呼板；
- 异步 LED 显示卡（单色、双色、全彩）；
- 工业 PLC 控制器；
- 门禁一卡通；
- ...

三、简易方框图

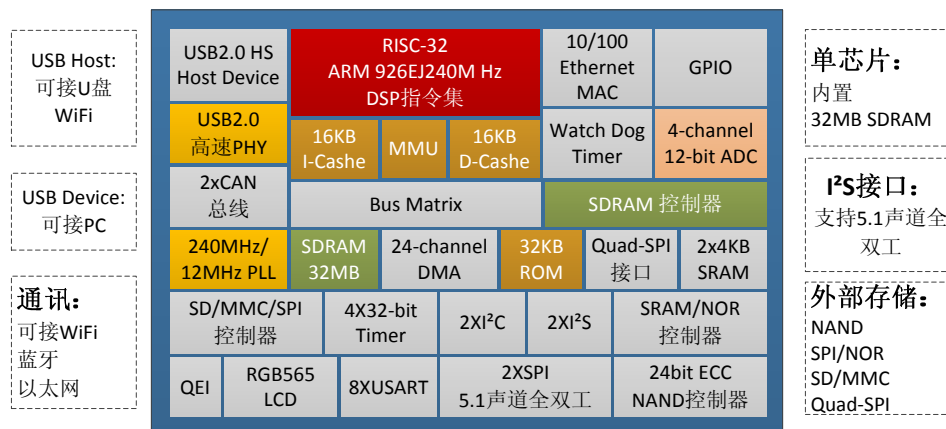


图 1-1 ASM9128T 简易方框图

四、结构概述

芯片内部采用 32 位 AHB 总线矩阵架构，每个 Slave 模块都有一个独立的 AHB 总线，当不同的 Master 访问不同的 Slave 时，操作可以同时进行，这样最大化了系统内部的总线带宽。

同时，不同 Master 对同一个 Slave 的访问由总线矩阵按默认优先级进行仲裁。绝大部分情况下默认优先级是合适的，如果需要的话可以改变默认优先级。

总线 Master

芯片中共有 9 个 Master，分别为：CPU 指令端口，CPU 数据端口，DMA0，DMA1，LCD，USB0，USB1，MAC，Nand Flash。

总线 Slave

芯片中除了 CPU 端口以外的 Master 本身也都是 Slave，不过这些 Slave 接口通常都是

供 CPU 访问来对这些模块进行配置的。

另外的 Slave 有片上 ROM，片上 RAM，GPIO，EMI，APB Bridge0/1/2，他们可以被多个 Master 访问。

Slave 总线矩阵优先级

可被多个 Master 访问的 Slave 的总线的默认优先级如下：

ROM: CPU-D > DMA0 > DMA1 > CPU-I

RAM: CPU-D > DMA0 > DMA1 > NAND > MAC > USB1 > USB0 > CPU-I

APB Bridge0/1/2: CPU-D > DMA0 > DMA1

GPIO: CPU-D > DMA0 > DMA1

EMI: LCD > DMA0 > DMA1 > CPU-D > NAND > MAC > USB1 > USB0 > CPU-I

如需改变默认优先级，参考系统控制一章中的 BUS MATRIX PRIORITY 寄存器描述。

五、RISC-32 处理器

RISC-32 处理器是通用微处理器 RISC 家族中的一员。RISC-32 属于 5TEJ 版 RISC-32 架构，针对的是多任务应用，包括全存储器管理，高性能，小核心尺寸和低功耗都是其重要的特点。RISC-32 处理器支持 32 位 RISC-32 和 16 位 THUMB 指令集，使得用户能在高性能和高代码密度上取得平衡。支持 8 位 Java 指令集并且包括 Java 字节码有效执行的功能部件，提供和 JIT（Just-In-Time 编译器）相似的 Java 性能，这些性能为下一代 Java 无线和嵌入式的设备提供了有力支持。为了提高 DSP 性能，还包含了一个增强的乘法器设计。RISC-32 处理器支持 RISC 调试架构，包括对辅助硬件和软件调试的逻辑。

RISC-32 配置选项

ASM9128T 系列 RISC-32 微控制器采用 RISC-32 内核，其中包含了下面所标记的众多可配置选项。

系统选项：

- 包含一个 RISC-32 内核；
- 包含一个内存管理单元（MMU）；
- 包含分离的指令和数据总线接口；
- 包含分离的指令和数据 TCM 接口

调试相关的选项：

- 包含 JTAG 调试接口；

六、片上静态 RISC-32

紫芯 ASM9128T 采用最新前沿科技 3D 立体封装技术，将芯片内部集成了一颗 32MB 的 SDRAM；

- 容量：32MByte（2M*16bit*4bank）
- 速度等级：166MHz

- 内部流水线结构
- 支持自刷新和低功耗模式
- 可配置的模式寄存器，CAS Latency 支持 2 或者 3
- Burst 长度支持 1、2、3、8 或者 Full Page
- 温度等级：工业级（-40℃~85℃）

七、系统架构图

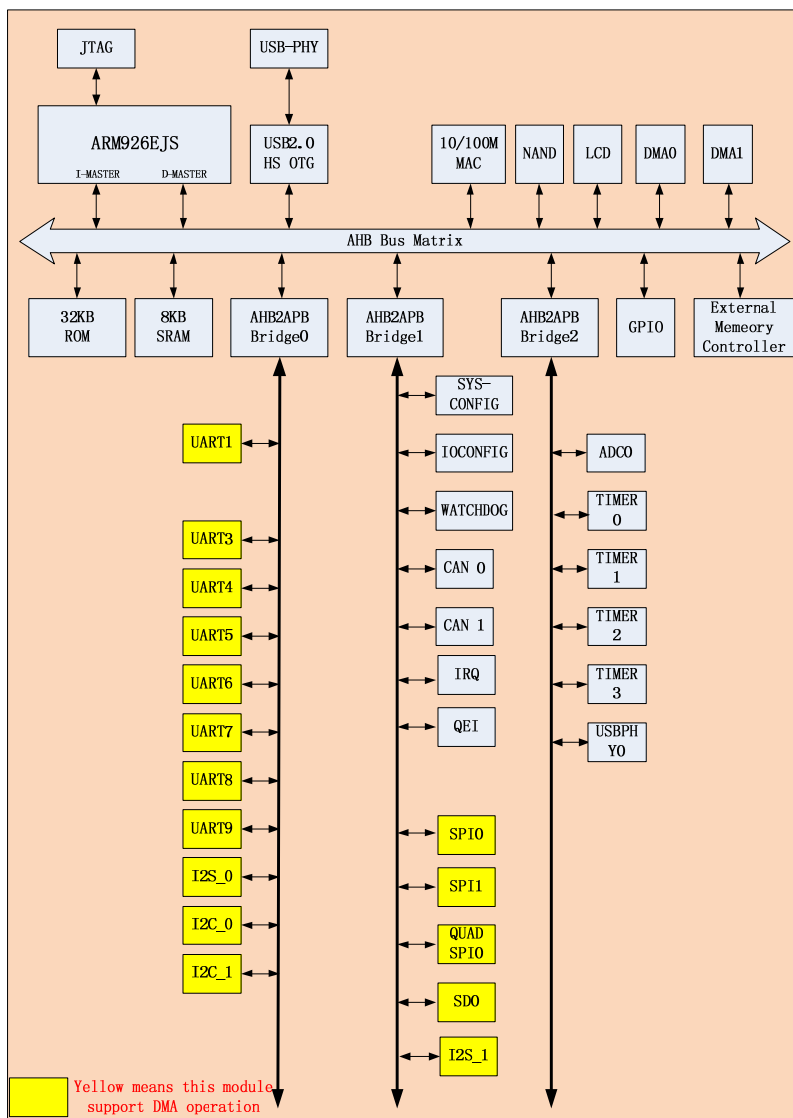


图 1-2 ASM 系统架构图，CPU 和总线

八、管脚信息

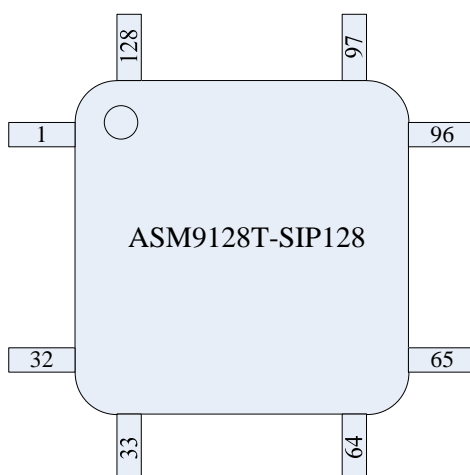


图 1-3 ASM9128T LQFP128 封装图示

九、管脚说明

Symbol	Pin	Type	Description	
VDDPST	1	P	VDDPST: IO 电源供电引脚	
VSSPST/VSS	2	P	VSSPST/VSS: 模拟数字地	
VDD	3	P	VDD: 内核电源供电引脚	
GPIO10_0/CT1_MAT 0/UART5_TXD/I2S0_ MCLK/SPI0_SCK/	4	I/O	GPIO10_0: 通用 I/O	
		O	CT1_MAT0: 定时器 1 输出通道 0	
		O	UART5_TXD: UART5 串行数据发送信号	
		O	I2S0_MCLK: I2S0 主时钟输出	
		O	SPI0_SCK: SPI0 时钟输出	
GPIO10_1/CT1_MAT 1/UART5_RXD/I2S0_ BCLK/SPI0_SEL/RMII _REFCLK/	5	I/O	GPIO10_1: 通用 I/O	
		O	CT1_MAT1: 定时器 1 输出通道 1	
		I	UART5_RXD: UART5 串行数据接收信号	
		O	I2S0_BCLK: I2S0 串行数据同步时钟	
		O	SPI0_SEL: SPI0 片选信号	
			RMII_REFCLK: 以太网 MAC 时钟源信号	
GPIO10_2/CT1_MAT 2/UART5_RTS/I2S0_ LRC/SPI0_MISO/RMII _REFCLK/ CAN0_TX/	6	I/O	GPIO10_2: 通用 I/O	
		O	CT1_MAT2: 定时器 1 输出通道 2	
		O	UART5_RTS: UART5 请求发送信号	
		O	I2S0_LRC: I2S0 左右声道控制信号	
				SPI0_MISO: SPI0 主输入从输出信号
				RMII_REFCLK: 以太网 MAC 时钟源信号
		O	CAN0_TX: CAN 控制器 0 数据输出	
GPIO10_3/CT1_MAT 3/UART5_CTS/I2S0_ RX0/SPI0_MOSI/CAN 0_RX/	7	I/O	GPIO10_3: 通用 I/O	
		O	CT1_MAT3: 定时器 1 输出通道 3	
		I	UART5_CTS: UART5 清除发送信号	
		I	I2S0_RX0: I2S0 音频数据输入信号	
				SPI0_MOSI: SPI0 主输出从输入信号

		I	CAN0_RX: CAN 控制器 0 数据输入
GPIO10_4/CT1_CAP/ UART6_TXD/I2S0_TX 0/SPI1_SCK/RMII_RE FCLK/	8	I/O	GPIO10_4: 通用 I/O
		I	CT1_CAP: 定时器 1 脉冲信号捕获输入
		O	UART6_TXD: UART6 串行数据发送信号
		O	I2S0_TX0: I2S0 音频数据输出信号 0
		O	SPI1_SCK: SPI1 时钟输出
			RMII_REFCLK: 以太网 MAC 时钟源信号
GPIO10_5/UART6_R XD/I2S0_TX1/SPI1_S EL/RMII_REFCLK/CA N1_RX/	9	I/O	GPIO10_5: 通用 I/O
		I	UART6_RXD: UART6 串行数据接收信号
		O	I2S0_TX1: I2S0 音频数据输出信号 1
		O	SPI1_SEL: SPI1 片选信号
			RMII_REFCLK: 以太网 MAC 时钟源信号
		I	CAN1_RX: CAN 控制器 1 数据输入
GPIO10_6/UART6_R TS/I2S0_TX2/SPI1_M ISO/RMII_REFCLK/C AN1_TX/	10	I/O	GPIO10_6: 通用 I/O
		O	UART6_RTS: UART6 请求发送信号
		O	I2S0_TX2: I2S0 音频数据输出信号 2
			SPI1_MISO: SPI1 主输入从输出信号
			RMII_REFCLK: 以太网 MAC 时钟源信号
		O	CAN1_TX: CAN 控制器 1 数据输出
GPIO10_7/UART6_C TS/CAM_MCLK/SPI1_ MOSI/RMII_REFCLK/	11	I/O	GPIO10_7: 通用 I/O
		I	UART6_CTS: UART6 清除发送信号
		O	CAM_MCLK: Camera 接口主时钟输出
			SPI1_MOSI: SPI1 主输出从输入信号
			RMII_REFCLK: 以太网 MAC 时钟源信号
GPIO11_0/CT2_MAT 0/UART7_TXD/I2S1_ MCLK/QSPI0_SCK/N AND_REN/	12	I/O	GPIO11_0: 通用 I/O
		O	CT2_MAT0: 定时器 2 输出通道 0
			UART7_TXD: UART7 串行数据发送信号
		O	I2S1_MCLK: I2S1 主时钟输出
			QSPI0_SCK: QSPI0 时钟输出
		O	NAND_REN: NAND 控制器 Read 信号
GPIO11_1/CT2_MAT 1/UART7_RXD/I2S1_ BCLK/QSPI0_SEL/NA ND_WEN/	13	I/O	GPIO11_1: 通用 I/O
		O	CT2_MAT1: 定时器 2 输出通道 1
		I	UART7_RXD: UART7 串行数据接收信号
		O	I2S1_BCLK: I2S0 串行数据同步时钟
		O	QSPI0_SEL: QSPI0 片选信号
		O	NAND_WEN: NAND 控制器 Write 信号
GPIO11_2/CT2_MAT 2/UART7_RTS/I2S1_ LRC/QSPI0_DAT0/NA ND_ALE/	14	I/O	GPIO11_2: 通用 I/O
		O	CT2_MAT2: 定时器 2 输出通道 2
		O	UART7_RTS: UART7 请求发送信号
		O	I2S1_LRC: I2S1 左右声道控制信号
			QSPI0_DAT0: QSPI0 数据 0
		O	NAND_ALE: NAND 控制器 ALE 信号
GPIO11_3/CT2_MAT	15	I/O	GPIO11_3: 通用 I/O

3/UART7_CTS/I2S1_RX0/QSPI0_DAT1/NAND_CLE/		O	CT2_MAT3: 定时器 2 输出通道 3
		I	UART7_CTS: UART7 清除发送信号
		I	I2S1_RX0: I2S1 音频数据输入信号
			QSPI0_DAT1: QSPI0 数据 1
		O	NAND_CLE: NAND 控制器 CLE 信号
GPIO11_4/CT2_CAP/UART8_TXD/I2S1_TX0/QSPI0_DAT2/NAND_RDY0/	16	I/O	GPIO11_4: 通用 I/O
		I	CT2_CAP: 定时器 2 脉冲信号捕获输入
		O	UART8_TXD: UART8 串行数据发送信号
		O	I2S1_TX0: I2S1 音频数据输出信号 0
		I	QSPI0_DAT2: QSPI0 数据 2
GPIO11_5/UART8_RXD/I2S1_TX1/QSPI0_DAT3/NAND_RDY1/	17	I/O	GPIO11_5: 通用 I/O
		I	UART8_RXD: UART8 串行数据接收信号
		O	I2S1_TX1: I2S1 音频数据输出信号 1
			QSPI0_DAT3: QSPI0 数据 3
		I	NAND_RDY1: NAND 控制器 Ready/Busy1 信号
GPIO11_6/UART9_TXD/I2S1_TX2/NAND_CE0N/I2C0_SCL/	18	I/O	GPIO11_6: 通用 I/O
			UART9_TXD: UART9 串行数据发送信号
		O	I2S1_TX2: I2S1 音频数据输出信号 2
		O	NAND_CE0N: NAND 控制器片选 0 信号
	O	I2C0_SCL: I2C0 时钟信号	
VDDPST	19	P	VDDPST: IO 电源供电引脚
VSSPST/VSS	20	P	VSSPST/VSS: 模拟数字地
VDD	21	P	VDD: 内核电源供电引脚
GPIO12_0/CT3_MAT0/UART1_CLK/SD0_CLK/NAND_D0/	22	I/O	GPIO12_0: 通用 I/O
		O	CT3_MAT0: 定时器 3 输出通道 0
		O	UART1_CLK: USART1 时钟输出
			SD0_CLK: SD 卡时钟信号
			NAND_D0: NAND 控制器数据 0 信号
GPIO12_1/CT3_MAT1/UART1_TXD/SD0_CMD/NAND_D1/	23	I/O	GPIO12_1: 通用 I/O
		O	CT3_MAT1: 定时器 3 输出通道 1
		O	UART1_TXD: UART1 串行数据发送信号
			SD0_CMD: SD 卡 CMD 信号
			NAND_D1: NAND 控制器数据 1 信号
GPIO12_2/CT3_MAT2/UART1_RXD/SD0_DAT0/NAND_D2/	24	I/O	GPIO12_2: 通用 I/O
		O	CT3_MAT2: 定时器 3 输出通道 2
		I	UART1_RXD: UART1 串行数据接收信号
			SD0_DAT0: SD 数据信号 0
			NAND_D2: NAND 控制器数据 2 信号
GPIO12_3/CT3_MAT3/UART1_RTS/SD0_	25	I/O	GPIO12_3: 通用 I/O
		O	CT3_MAT3: 定时器 3 输出通道 3

DAT1/NAND_D3/		O	UART1_RTS: UART1 请求发送信号
			SD0_DAT1: SD 数据信号 1
			NAND_D3: NAND 控制器数据 3 信号
GPIO12_4/CT3_CAP/ UART1_CTS/SD0_DA T2/NAND_D4/	26	I/O	GPIO12_4: 通用 I/O
		I	CT3_CAP: 定时器 3 脉冲信号捕获输入
		I	UART1_CTS: UART1 清除发送信号
			SD0_DAT2:SD 数据信号 2
			NAND_D4: NAND 控制器数据 4 信号
GPIO12_5/UART8_T XD/SD0_DAT3/NAND _D5/	27	I/O	GPIO12_5: 通用 I/O
		O	UART8_TXD: UART8 串行数据发送信号
			SD0_DAT3: SD 数据信号 3
			NAND_D5: NAND 控制器数据 5 信号
GPIO12_6/UART8_R XD/CAM_MCLK/NAN D_D6/ I2C1_SCL/	28	I/O	GPIO12_6: 通用 I/O
		I	UART8_RXD: UART8 串行数据接收信号
		O	CAM_MCLK: Camera 接口主时钟输出
			NAND_D6: NAND 控制器数据 6 信号
		O	I2C1_SCL: I2C1 时钟信号
GPIO12_7/CAM_MCL K/NAND_D7/ I2C1_SDA/	29	I/O	GPIO12_7: 通用 I/O
		O	CAM_MCLK: Camera 接口主时钟输出
			NAND_D7: NAND 控制器数据 7 信号
			I2C1_SDA: I2C1 数据信号
VDDPST	30	P	VDDPST: IO 电源供电引脚
VSSPST/VSS	31	P	VSSPST/VSS: 模拟数字地
VDD	32	P	VDD: 内核电源供电引脚
Symbol	Pin	Type	Description
GPIO15_0/UART4_T XD/I2S0_MCLK/SD0_ CLK/RMII_MDC/	33	I/O	GPIO15_0: 通用 I/O
		O	UART4_TXD: UART4 串行数据发送信号
		O	I2S0_MCLK: I2S0 主时钟输出
			SD0_CLK: SD 卡时钟信号
		O	RMII_MDC: 以太网 MAC RMII 配置接口时钟
GPIO9_0/CT0_MAT0/ UART3_RTS/CAM_D AT4/RMII_MDC/I2C0_ SCL/	34	I/O	GPIO9_0: 通用 I/O
		O	CT0_MAT0: 定时器 0 输出通道 0
		O	UART3_RTS: UART3 请求发送信号
		I	CAM_DAT4: Camera 数据 4
		O	RMII_MDC: 以太网 MAC RMII 配置接口时钟
		O	I2C0_SCL: I2C0 时钟信号
GPIO9_1/CT0_MAT1/ UART3_CTS/CAM_D AT5/RMII_MDIO/I2C0 _SDA/	35	I/O	GPIO9_1: 通用 I/O
		O	CT0_MAT1: 定时器 0 输出通道 1
		I	UART3_CTS: UART3 清除发送信号
		I	CAM_DAT5: Camera 数据 5
			RMII_MDIO: 以太网 MAC RMII 配置接口 I/O
			I2C0_SDA: I2C0 数据信号
VDD	36	P	VDD: 内核电源供电引脚

VSSPST/VSS	37	P	VSSPST/VSS: 模拟数字地
VDDPST/VDDPST(sdr am)	38	P	VDDPST: IO 电源供电引脚
GPIO15_1/UART4_R XD/I2S0_BCLK/SD0_ CMD/RMII_MDIO/	39	I/O	GPIO15_1: 通用 I/O
		I	UART4_RXD: UART4 串行数据接收信号
		O	I2S0_BCLK: I2S0 串行数据同步时钟
			SD0_CMD: SD 卡 CMD 信号
			RMII_MDIO: 以太网 MAC RMII 配置接口 I/O
GPIO15_2/UART5_T XD/I2S0_LRC/SD0_D AT0/RMII_CRS_DV/	40	I/O	GPIO15_2: 通用 I/O
		O	UART5_TXD: UART5 串行数据发送信号
		O	I2S0_LRC: I2S0 左右声道控制信号
			SD0_DAT0: SD 数据信号 0
		I	RMII_CRS_DV: 以太网 MAC MII 接口中 RX_DV 和 CRS 两个信号的合成
GPIO15_3/UART5_R XD/I2S0_RX0/SD0_D AT1/RMII_RXD0/	41	I/O	GPIO15_3: 通用 I/O
		I	UART5_RXD: UART5 串行数据接收信号
		I	I2S0_RX0: I2S0 音频数据输入信号
			SD0_DAT1: SD 数据信号 1
		I	RMII_RXD0: 以太网 MAC MII 接收数据 0
GPIO15_4/UART6_T XD/I2S0_TX0/SD0_D AT2/RMII_RXD1/	42	I/O	GPIO15_4: 通用 I/O
		O	UART6_TXD: UART6 串行数据发送信号
		O	I2S0_TX0: I2S0 音频数据输出信号 0
			SD0_DAT2: SD 数据信号 2
		I	RMII_RXD1: 以太网 MAC MII 接收数据 1
GPIO15_5/UART6_R XD/I2S0_TX1/SD0_D AT3/RMII_TX_EN/	43	I/O	GPIO15_5: 通用 I/O
		I	UART6_RXD: UART6 串行数据接收信号
		O	I2S0_TX1: I2S0 音频数据输出信号 1
			SD0_DAT3: SD 数据信号 3
		O	RMII_TX_EN: 以太网 MAC RMII 发送数据使 能信号
GPIO15_6/UART7_T XD/I2S0_TX2/RMII_T XD0/	44	I/O	GPIO15_6: 通用 I/O
		O	UART7_TXD: UART7 串行数据发送信号
		O	I2S0_TX2: I2S0 音频数据输出信号 2
		O	RMII_TXD0: 以太网 MAC MII 发送数据 0
GPIO15_7/UART7_R XD/RMII_TXD1/	45	I/O	GPIO15_7: 通用 I/O
		I	UART7_RXD: UART7 串行数据接收信号
		O	RMII_TXD1: 以太网 MAC MII 发送数据 1
VDDPST(sdr am)	46	P	VDDPST(sdr): SDRAM Die 电源供电引脚
VSSPST(sdr am)	47	P	VSSPST(sdr): SDRAM 模拟数字地
GPIO16_0/CT2_MAT 0/UART4_TXD/MII_R XD2/	48	I/O	GPIO16_0: 通用 I/O
		O	CT2_MAT0: 定时器 2 输出通道 0
		O	UART4_TXD: UART4 串行数据发送信号
		I	MII_RXD2: 以太网 MAC MII 接收数据 2

GPIO16_1/CT2_MAT1/UART4_RXD/MII_RXD3/	49	I/O	GPIO16_1: 通用 I/O
		O	CT2_MAT1: 定时器 2 输出通道 1
		I	UART4_RXD: UART4 串行数据接收信号
		I	MII_RXD3: 以太网 MAC MII 接收数据 3
GPIO16_2/CT2_MAT2/UART5_TXD/MII_TXD2/	50	I/O	GPIO16_2: 通用 I/O
		O	CT2_MAT2: 定时器 2 输出通道 2
		O	UART5_TXD: UART5 串行数据发送信号
		O	MII_TXD2: 以太网 MAC MII 发送数据 2
GPIO16_3/CT2_MAT3/UART5_RXD/MII_TXD3/	51	I/O	GPIO16_3: 通用 I/O
		O	CT2_MAT3: 定时器 2 输出通道 3
		I	UART5_RXD: UART5 串行数据接收信号
		O	MII_TXD3: 以太网 MAC MII 发送数据 3
GPIO16_4/CT2_CAP/UART6_TXD/MII_TX_CLK/	52	I/O	GPIO16_4: 通用 I/O
		I	CT2_CAP: 定时器 2 脉冲信号捕获输入
		O	UART6_TXD: UART6 串行数据发送信号
		I	MII_TX_CLK: 以太网 MAC MII 发送时钟
VDD	53	P	VDD: 内核电源供电引脚
VSSPST/VSS	54	P	VSSPST/VSS: 模拟数字地
VDDPST	55	P	VDDPST: IO 电源供电引脚
GPIO16_5/QEI_A/UART6_RXD/MII_CRS/	56	I/O	GPIO16_5: 通用 I/O
		I	QEI_A: QEI 正交编码器 A 相输入
		I	UART6_RXD: UART6 串行数据接收信号
		I	MII_CRS: 以太网 MAC 数据传输监测信号
GPIO17_0/CT3_MAT0/UART7_TXD/I2S1_MCLK/RMII_REFCLK/	57	I/O	GPIO17_0: 通用 I/O
		O	CT3_MAT0: 定时器 3 输出通道 0
		O	UART7_TXD: UART7 串行数据发送信号
		O	I2S1_MCLK: I2S1 主时钟输出
			RMII_REFCLK: 以太网 MAC 时钟源信号
GPIO17_1/CT3_MAT1/UART7_RXD/I2S1_BCLK/	58	I/O	GPIO17_1: 通用 I/O
		O	CT3_MAT1: 定时器 3 输出通道 1
		I	UART7_RXD: UART7 串行数据接收信号
		O	I2S1_BCLK: I2S0 串行数据同步时钟
GPIO17_2/CT3_MAT2/UART7_RTS/I2S1_LRC/I2C1_SCL/	59	I/O	GPIO17_2: 通用 I/O
		O	CT3_MAT2: 定时器 3 输出通道 2
		O	UART7_RTS: UART7 请求发送信号
		O	I2S1_LRC: I2S1 左右声道控制信号
		O	I2C1_SCL: I2C1 时钟信号
GPIO17_3/CT3_MAT3/UART7_CTS/I2S1_RX0/I2C1_SDA/	60	I/O	GPIO17_3: 通用 I/O
		O	CT3_MAT3: 定时器 3 输出通道 3
		I	UART7_CTS: UART7 清除发送信号
		I	I2S1_RX0: I2S1 音频数据输入信号
			I2C1_SDA: I2C1 数据信号
GPIO17_4/CT3_CAP/	61	I/O	GPIO17_4: 通用 I/O

UART8_TXD/I2S1_TX0/		I	CT3_CAP: 定时器 3 脉冲信号捕获输入
		O	UART8_TXD: UART8 串行数据发送信号
		O	I2S1_TX0: I2S1 音频数据输出信号 0
GPIO17_5/QEI_A/UART8_RXD/I2S1_TX1/RMII_REFCLK/	62	I/O	GPIO17_5: 通用 I/O
		I	QEI_A: 正交编码器 A 相输入
		I	UART8_RXD: UART8 串行数据接收信号
		O	I2S1_TX1: I2S1 音频数据输出信号 1
			RMII_REFCLK: 以太网 MAC 时钟源信号
GPIO17_6/QEI_B/UART9_TXD/I2S1_TX2/MII_PPS_OUT/	63	I/O	GPIO17_6: 通用 I/O
		I	QEI_B: 正交编码器 B 相输入
		O	UART9_TXD: UART9 串行数据发送信号
		O	I2S1_TX2: I2S1 音频数据输出信号 2
		O	MII_PPS_OUT: 以太网 MAC 数据传输指示信号
GPIO17_7/QEI_INDEX/UART9_RXD/MII_PPS_OUT/	64	I/O	GPIO17_7: 通用 I/O
		I	QEI_INDEX: QEI 正交编码器索引脉冲输入
		I	UART9_RXD: UART9 串行数据接收信号
		O	MII_PPS_OUT: 以太网 MAC 数据传输指示信号
Symbol	Pin	Type	Description
USB0_ID	65	I	USB0_ID: USB0 OTG ID 信号
USB0_VBUS	66	I	USB0_VBUS: USB0 VBUS 5V 插入检测信号
VDD330	67	P	VDDPST0: USB0 PHY 电源供电引脚
USB0_DP	68	I/O	USB0_DP: USB0 数据信号正极
USB0_DM	69	I/O	USB0_DM: USB0 数据信号负极
VSS330	70	P	VSS330: USB0 PHY 电源地
USB0_RES	71		USB0_RES: USB0 PHY 参考基准电阻
VDDB	72	P	VDDB: 模拟 3.3V 电源输入
VREFH	73	I	VREFH: ADC 基准参考电源高电平输入
ADC5	74	I	ADC5: ADC5 通道输入, LCD 触摸模拟信号输入
ADC4	75	I	ADC4: ADC4 通道输入, LCD 触摸模拟信号输入
ADC3	76	I	ADC3: ADC3 通道输入, LCD 触摸模拟信号输入
ADC2	77	I	ADC2: ADC2 通道输入, LCD 触摸模拟信号输入
VREFL/GNDA	78	P	VREFL: ADC 基准参考电源低电平输入 / GNDA: 模拟 3.3V 电源地
WAKEUP	79	I	WAKEUP: 外部唤醒输入
NRST	80	I	NRST: 系统复位信号输入
ENABLE	81	O	ENABLE: 开机使能输出信号
RTCLDO_CAP	82		RTCLDO_CAP: 片内 RTC LDO 滤波电容连接引脚
XO	83	O	XO: 24M 主晶体振荡器输出
XI	84	I	XI: 24M 主晶体振荡器输入
GPIO0_0/UART1_CL	85	I/O	GPIO0_0: 通用 I/O

K/I2S0_MCLK/SPI1_SCK/JTAG_TCK/		O	UART1_CLK: USART1 时钟输出
		O	I2S0_MCLK: I2S0 主时钟输出
		O	SPI1_SCK: SPI1 时钟输出
		I	JTAG_TCK: JTAG 时钟信号
GPIO0_1/UART1_TXD/I2S0_BCLK/SPI1_SEL/JTAG_TDI/	86	I/O	GPIO0_1: 通用 I/O
		O	UART1_TXD: UART1 串行数据发送信号
		O	I2S0_BCLK: I2S0 串行数据同步时钟
		O	SPI1_SEL: SPI1 片选信号
		I	JTAG_TDI: JTAG 串行数据输入信号
GPIO0_2/UART1_RXD/I2S0_LRC/SPI1_MISO/JTAG_TDO/	87	I/O	GPIO0_2: 通用 I/O
		I	UART1_RXD: UART1 串行数据接收信号
		O	I2S0_LRC: I2S0 左右声道控制信号
		O	SPI1_MISO: SPI1 主输入从输出信号
		O	JTAG_TDO: JTAG 串行数据输出信号
GPIO0_3/UART1_RTS/I2S0_RX0/SPI1_MOSI/JTAG_TMS/	88	I/O	GPIO0_3: 通用 I/O
		O	UART1_RTS: UART1 请求发送信号
		I	I2S0_RX0: I2S0 音频数据输入信号
		O	SPI1_MOSI: SPI 主输出从输入信号
		I	JTAG_TMS: JTAG 控制模式信号
GPIO0_4/UART1_CTS/I2S0_TX0/SPI0_SCK/JTAG_RST/I2C0_SCL/	89	I/O	GPIO0_4: 通用 I/O
		I	UART1_CTS: UART1 清除发送信号
		O	I2S0_TX0: I2S0 音频数据输出信号 0
		O	SPI0_SCK: SPI0 时钟输出
		I	JTAG_RST: JTAG 复位信号
		O	I2C0_SCL: I2C0 时钟信号
VDDPST	90	P	VDDPST: IO 电源供电引脚
VSSPST/VSS	91	P	VSSPST/VSS: 模拟数字地
VDD	92	P	VDD: 内核电源供电引脚
GPIO1_4/CT0_CAP/UART0_DTR/LCD_IF_BUSY/SPI0_SCK/MII_PPS_OUT/LCD_CP_OQ/	93	I/O	GPIO1_4: 通用 I/O
		I	CT0_CAP: 定时器 0 脉冲信号捕获输入
		O	UART0_DTR: UART0 数据终端就绪信号
		I	LCD_IF_BUSY: LCD MCU 接口 BUSY 信号
		O	SPI0_SCK: SPI0 时钟输出
		O	MII_PPS_OUT: 以太网 MAC 数据传输指示信号
		O	LCD_CP_OQ: LCD 控制器时钟信号输出
GPIO1_5/UART0_DSR/LCD_IF_WR/SPI0_SEL/RMII_REFCLK/LCD_FP_OQ/	94	I/O	GPIO1_5: 通用 I/O
		I	UART0_DSR: UART0 数据就绪信号
		O	LCD_IF_WR: LCD MCU 接口 Write 信号输出
		O	SPI0_SEL: SPI0 片选信号
		O	RMII_REFCLK: 以太网 MAC 时钟源信号
O	LCD_FP_OQ: LCD 控制器帧同步信号		
GPIO1_6/UART0_DC	95	I/O	GPIO1_6: 通用 I/O

D/LCD_IF_RS/SPI0_MISO/RMII_REFCLK/LCD_AC_OQ/I2C1_SCL/		I	UART0_DCD: UART 载波监测信号
		O	LCD_IF_RS: LCD MCU 接口 Read 信号输出
			SPI0_MISO: SPI0 主输入从输出信号
			RMII_REFCLK: 以太网 MAC 时钟源信号
		O	LCD_AC_OQ: LCD 控制器的信号
		O	I2C1_SCL: I2C1 时钟信号
GPIO1_7/UART0_RI/LCD_IF_CS/SPI0_MOSI/RMII_REFCLK/LCD_LP_OQ/I2C1_SDA/	96	I/O	GPIO1_7: 通用 I/O
		I	UART0_RI: UART0 振铃指示信号
		O	LCD_IF_CS: LCD MCU 接口片选信号输出
			SPI0_MOSI: SPI0 主输出从输入信号
			RMII_REFCLK: 以太网 MAC 时钟源信号
		O	LCD_LP_OQ: LCD 控制器行同步信号
		I2C1_SDA: I2C1 数据信号	
Symbol	Pin	Type	Description
GPIO2_3/CT1_MAT3/UART3_TXD/LCD_IF_DAT3/SPI1_MOSI/MII_TXD3/LCD_PIXEL_OQ3/	97	I/O	GPIO2_3: 通用 I/O
		O	CT1_MAT3: 定时器 1 输出通道 3
		O	UART3_TXD: UART3 串行数据发送信号
		O	LCD_IF_DAT3: LCD MCU 接口 DATA3 信号输出
			SPI1_MOSI: SPI1 主输出从输入信号
		O	MII_TXD3: 以太网 MAC MII 发送数据 3
	O	LCD_PIXEL_OQ3: LCD 控制器数据 Blue3	
GPIO2_4/CT1_CAP/UART3_RXD/LCD_IF_DAT4/MII_TX_CLK/LCD_PIXEL_OQ4/	98	I/O	GPIO2_4: 通用 I/O
		I	CT1_CAP: 定时器 1 脉冲信号捕获输入
		I	UART3_RXD: UART3 串行数据接收信号
		O	LCD_IF_DAT4: LCD MCU 接口 DATA4 信号输出
		I	MII_TX_CLK: 以太网 MAC MII 发送时钟
		O	LCD_PIXEL_OQ4: LCD 控制器数据 Blue4
GPIO2_5/UART3_RTS/LCD_IF_DAT5/MII_CRIS/LCD_PIXEL_OQ5/OUTCLK	99	I/O	GPIO2_5: 通用 I/O
		O	UART3_RTS: UART3 请求发送信号
		O	LCD_IF_DAT5: LCD MCU 接口 DATA5 信号输出
		I	MII_CRIS: 以太网 MAC 数据传输监测信号
		O	LCD_PIXEL_OQ5: LCD 控制器数据 Blue5
		O	OUTCLK: 芯片内部时钟输出信号
GPIO2_6/UART3_CTS/LCD_IF_DAT6/MII_COL/LCD_PIXEL_OQ6/CAN1_TX	100	I/O	GPIO2_6: 通用 I/O
		I	UART3_CTS: UART3 清除发送信号
		O	LCD_IF_DAT6: LCD MCU 接口 DATA6 信号输出
		I	MII_COL: 以太网 MAC MII 冲突检测信号
		O	LCD_PIXEL_OQ6: LCD 控制器数据 Blue6
		O	CAN1_TX: CAN 控制器 1 数据输出

GPIO2_7/UART4_CLK/LCD_IF_DAT7/MII_RX_ER/LCD_PIXEL_OQ7/CAN1_RX/	101	I/O	GPIO2_7: 通用 I/O
		O	UART4_CLK: USART4 时钟输出
		O	LCD_IF_DAT7: LCD MCU 接口 DATA7 信号输出
		I	MII_RX_ER: 以太网 MAC MII 接收数据出错指示
		O	LCD_PIXEL_OQ7: LCD 控制器数据 Blue7
		I	CAN1_RX: CAN 控制器 1 数据输入
GPIO3_2/CT2_MAT2/UART4_RTS/LCD_IF_DAT10/SD0_DAT0/RMII_CRSDV/LCD_PIXEL_OQ10/CAN1_TX/	102	I/O	GPIO3_2: 通用 I/O
		O	CT2_MAT2: 定时器 2 输出通道 2
		O	UART4_RTS: UART4 请求发送信号
		O	LCD_IF_DAT10: LCD MCU 接口 DATA10 信号输出
			SD0_DAT0: SD 数据信号 0
		I	RMII_CRSDV: 以太网 MAC MII 接口中 RX_DV 和 CRS 两个信号的合成
		O	LCD_PIXEL_OQ10: LCD 控制器数据 Blue10
		O	CAN1_TX: CAN 控制器 1 数据输出
GPIO3_3/CT2_MAT3/UART4_CTS/LCD_IF_DAT11/SD0_DAT1/RMII_RXD0/LCD_PIXEL_OQ11/CAN1_RX/	102	I/O	GPIO3_3: 通用 I/O
		O	CT2_MAT3: 定时器 2 输出通道 3
		I	UART4_CTS: UART4 清除发送信号
		O	LCD_IF_DAT11: LCD MCU 接口 DATA11 信号输出
			SD0_DAT1: SD 数据信号 1
		I	RMII_RXD0: 以太网 MAC MII 接收数据 0
		O	LCD_PIXEL_OQ11: LCD 控制器数据 Blue11
		I	CAN1_RX: CAN 控制器 1 数据输入
GPIO3_4/CT2_CAP/UART5_CLK/LCD_IF_DAT12/SD0_DAT2/RMII_RXD1/LCD_PIXEL_OQ12/OUTCLK/	104	I/O	GPIO3_4: 通用 I/O
		I	CT2_CAP: 定时器 2 脉冲信号捕获输入
		O	UART5_CLK: USART5 时钟输出
		O	LCD_IF_DAT12: LCD MCU 接口 DATA12 信号输出
			SD0_DAT2: SD 数据信号 2
		I	RMII_RXD1: 以太网 MAC MII 接收数据 1
		O	LCD_PIXEL_OQ12: LCD 控制器数据 Blue12
		O	OUTCLK: 芯片内部时钟输出信号
GPIO3_5/UART5_TXD/LCD_IF_DAT13/SD0_DAT3/RMII_TX_EN/LCD_PIXEL_OQ13/I2C0_SCL/	105	I/O	GPIO3_5: 通用 I/O
		O	UART5_TXD: UART5 串行数据发送信号
		O	LCD_IF_DAT13: LCD MCU 接口 DATA13 信号输出
			SD0_DAT3: SD 数据信号 3
	O	RMII_TX_EN: 以太网 MAC RMII 发送数据使能信号	

		O	LCD_PIXEL_OQ13: LCD 控制器数据 Blue13
		O	I2C0_SCL: I2C0 时钟信号
GPIO3_6/UART5_RX D/LCD_IF_DAT14/RM II_TXD0/LCD_PIXEL_ OQ14/I2C0_SDA/	106	I/O	GPIO3_6: 通用 I/O
		I	UART5_RXD: UART5 串行数据接收信号
		O	LCD_IF_DAT14: LCD MCU 接口 DATA14 信号输出
		O	RMII_TXD0: 以太网 MAC MII 发送数据 0
		O	LCD_PIXEL_OQ14: LCD 控制器数据 Blue14
			I2C0_SDA: I2C0 数据信号
GPIO3_7/UART5_RT S/LCD_IF_DAT15/RM II_TXD1/LCD_PIXEL_ OQ15/	107	I/O	GPIO3_7: 通用 I/O
		O	UART5_RTS: UART5 请求发送信号
		O	LCD_IF_DAT15: LCD MCU 接口 DATA15 信号输出
		O	RMII_TXD1: 以太网 MAC MII 发送数据 1
		O	LCD_PIXEL_OQ15: LCD 控制器数据 Green7
VDDPST	108	P	VDDPST: IO 电源供电引脚
VSSPST/VSS	109	P	VSSPST/VSS: 模拟数字地
VDD	110	P	VDD: 内核电源供电引脚
GPIO4_3/CT3_MAT3/ UART6_RXD/QSPI0_ DAT1/MII_TXD3/LCD _PIXEL_OQ19/	111	I/O	GPIO4_3: 通用 I/O
		O	CT3_MAT3: 定时器 3 输出通道 3
		I	UART6_RXD: UART6 串行数据接收信号
			QSPI0_DAT1: QSPI0 数据 1
		O	MII_TXD3: 以太网 MAC MII 发送数据 3
		O	LCD_PIXEL_OQ19: LCD 控制器数据 Red3
GPIO4_4/CT3_CAP/U ART6_RTS/QSPI0_D AT2/MII_TX_CLK/LCD _PIXEL_OQ20/	112	I/O	GPIO4_4: 通用 I/O
		I	CT3_CAP: 定时器 3 脉冲信号捕获输入
		O	UART6_RTS: UART6 请求发送信号
			QSPI0_DAT2: QSPI0 数据 2
		I	MII_TX_CLK: 以太网 MAC MII 发送时钟
		O	LCD_PIXEL_OQ20: LCD 控制器数据 Red4
GPIO4_5/UART6_CT S/QSPI0_DAT3/MII_C RS/LCD_PIXEL_OQ2 1/	113	I/O	GPIO4_5: 通用 I/O
		I	UART6_CTS: UART6 清除发送信号
			QSPI0_DAT3: QSPI0 数据 3
		I	MII_CRS: 以太网 MAC 数据传输监测信号
GPIO4_6/MII_COL/LC D_PIXEL_OQ22/I2C1 _SCL/	114	O	LCD_PIXEL_OQ21: LCD 控制器数据 Red5
		I/O	GPIO4_6: 通用 I/O
		I	MII_COL: 以太网 MAC MII 冲突检测信号
		O	LCD_PIXEL_OQ22: LCD 控制器数据 Red6
GPIO4_7/MII_RX_ER/ LCD_PIXEL_OQ23/I2 C1_SDA/	115	O	I2C1_SCL: I2C1 时钟信号
		I/O	GPIO4_7: 通用 I/O
		I	MII_RX_ER: 以太网 MAC MII 接收数据出错指示
		O	LCD_PIXEL_OQ23: LCD 控制器数据 Red7

			I2C1_SDA: I2C1 数据信号
VDDPST(s dram)	116	P	VDDPST(s dram): SDRAM Die 电源供电引脚
VSSPST(s dram)	117	P	VSSPST(s dram): SDRAM 模拟数字地
VDDPST(s dram)	118	P	VDDPST(s dram): SDRAM Die 电源供电引脚
VSSPST(s dram)	119	P	VSSPST(s dram): SDRAM 模拟数字地
VSSPST(s dram)	120	P	VSSPST(s dram): SDRAM 模拟数字地
VDDPST(s dram)	121	P	VDDPST(s dram): SDRAM Die 电源供电引脚
VDDPST(s dram)	122	P	VDDPST(s dram): SDRAM Die 电源供电引脚
VSSPST(s dram)	123	P	VSSPST(s dram): SDRAM 模拟数字地
VDDPST(s dram)	124	P	VDDPST(s dram): SDRAM Die 电源供电引脚
VSSPST(s dram)	125	P	VSSPST(s dram): SDRAM 模拟数字地
VDDPST/VDDPST(s dram)	126	P	VDDPST: IO 电源供电引脚
VSSPST/VSS	127	P	VSSPST/VSS: 模拟数字地
VDD	128	P	VDD: 内核电源供电引脚

备注：表格中灰色字体部分功能不可用。